

Family list**1** family member for: **JP2003126760**

Derived from 1 application

- 1** **THIN FILM FORMING METHOD AND APPARATUS FOR
MANUFACTURING THIN FILM STRUCTURE USING THE SAME,
METHOD OF MANUFACTURING SEMICONDUCTOR DEVICE AND
METHOD OF MANUFACTURING ELECTROOPTIC DEVICE**

Inventor: ASUKE SHINTARO**Applicant:** SEIKO EPSON CORP**EC:****IPC:** *G03F7/16; B05D1/26; H01L21/027* (+11)**Publication info:** **JP2003126760 A** - 2003-05-07

Data supplied from the **esp@cenet** database - Worldwide

THIN FILM FORMING METHOD AND APPARATUS FOR MANUFACTURING THIN FILM STRUCTURE USING THE SAME, METHOD OF MANUFACTURING SEMICONDUCTOR DEVICE AND METHOD OF MANUFACTURING ELECTROOPTI DEVICE

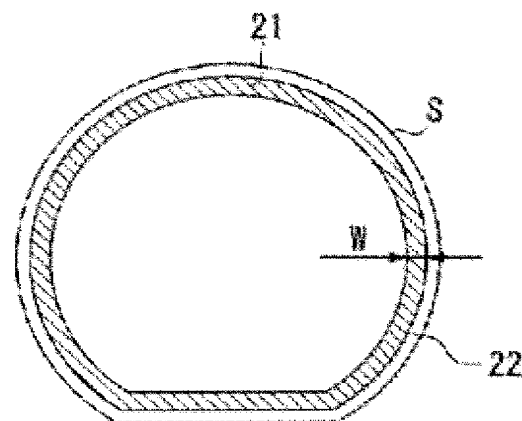
Patent number: JP2003126760
 Publication date: 2003-05-07
 Inventor: ASUKE SHINTARO
 Applicant: SEIKO EPSON CORP
 Classification:
 - international: **G03F7/16; B05D1/26; H01L21/027; H01L21/285; H01L21/768; G03F7/16; B05D1/26; H01L21/02; H01L21/70; (IPC1-7): B05D1/26; G03F7/16; H01L21/027; H01L21/285; H01L21/768**
 - european:
 Application number: JP20010324120 20011022
 Priority number(s): JP20010324120 20011022

[Report a data error here](#)

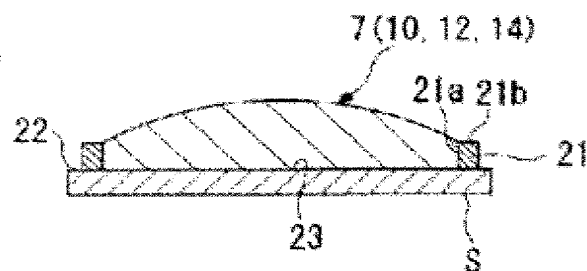
Abstract of JP2003126760

PROBLEM TO BE SOLVED: To reduce manufacturing cost by decreasing the futile use of a coating liquid and to improve the in-plane uniformity of a thin film and the sharpness of contour in a method of forming the thin film by applying a coating liquid on a substrate. **SOLUTION:** The thin film forming method has a process for forming a bank part 21 on a contour part in a region where the thin film is formed on the substrate S by discharging a 1st coating liquid by ink-jet method and a process for discharging a 2n coating liquid containing film forming components which has nearly the same composition as the 1st coating liquid on a pond part 23 surrounded by the bank part 21 by the ink-jet method.

(a)



(b)



Data supplied from the [esp@cenet](#) database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-126760

(P2003-126760A)

(43) 公開日 平成15年5月7日(2003.5.7)

| (51) Int.Cl. ⁷ | 識別記号 | F I | テーマコード(参考) |
|-------------------------------|--------|---------|------------|
| B 0 5 D | 1/26 | B 0 5 D | 1/26 |
| G 0 3 F | 7/16 | G 0 3 F | 7/16 |
| H 0 1 L | 21/027 | H 0 1 L | 21/285 |
| | 21/285 | | 21/30 |
| | 21/768 | | 21/90 |
| | | | 5 6 4 Z |
| | | | Q |
| | | | 5 F 0 3 3 |
| | | | 5 F 0 4 6 |
| 審査請求 未請求 請求項の数15 O L (全 11 頁) | | | |

(21) 出願番号 特願2001-324120(P2001-324120)

(22) 出願日 平成13年10月22日(2001.10.22)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 足助 慎太郎

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

(74) 代理人 100095728

弁理士 上柳 雅幸 (外2名)

最終頁に続く

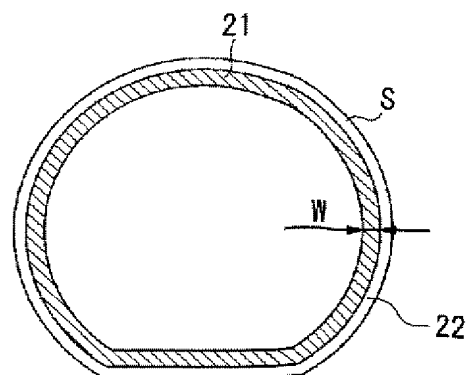
(54) 【発明の名称】 薄膜形成方法ならびにこれを用いた薄膜構造体の製造装置、半導体装置の製造方法、および電気光学装置の製造方法

(57) 【要約】

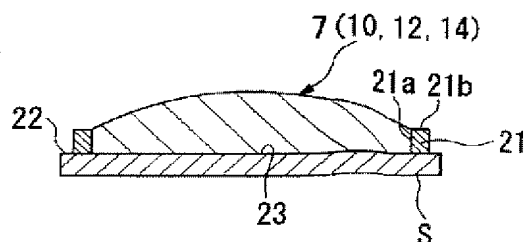
【課題】 基板上に塗布液を塗布して薄膜を形成する方法において、塗布液の無駄を低減させて生産コストの削減を図るとともに、薄膜の面内均一性の向上および輪郭の鮮明性の向上を実現する。

【解決手段】 基板S上の薄膜を形成する領域の輪郭部上に、インクジェット法により第1の塗布液を吐出して土手部21を形成する工程と、土手部21で囲まれた池部23内に、第1の塗布液と略同一組成の膜構成成分を含有する第2の塗布液を、インクジェット法により吐出する工程を有することを特徴とする薄膜形成方法。

(a)



(b)



【特許請求の範囲】

【請求項 1】 基板上に塗布液を塗布して薄膜を形成する方法であって、前記基板上の前記薄膜を形成する領域の輪郭部に、インクジェット法により第 1 の塗布液を吐出して土手部を形成する工程と、前記土手部で囲まれた池部内に、前記第 1 の塗布液と略同一組成の膜構成成分を含有する第 2 の塗布液を、インクジェット法により吐出する工程を有することを特徴とする薄膜形成方法。

【請求項 2】 前記第 2 の塗布液の粘度が前記第 1 の塗布液の粘度以下であることを特徴とする請求項 1 記載の薄膜形成方法。

【請求項 3】 前記第 1 の塗布液を吐出する前および／または前記第 2 の塗布液を吐出する前に、該塗布液が吐出される被吐出面に対して、表面改質処理を行うことを特徴とする請求項 1 または 2 のいずれかに記載の薄膜形成方法。

【請求項 4】 前記第 1 の塗布液を吐出する前に、該第 1 の塗布液が吐出される被吐出面に対して、濡れ性を低下させる第 1 の表面改質処理を行うことを特徴とする請求項 3 に記載の薄膜形成方法。

【請求項 5】 前記第 2 の塗布液を吐出する前に、該第 2 の塗布液が吐出される被吐出面に対して、濡れ性を向上させる第 2 の表面改質処理を行うことを特徴とする請求項 3 または 4 のいずれかに記載の薄膜形成方法。

【請求項 6】 前記土手部の線幅が $500\ \mu\text{m}$ 以下であることを特徴とする請求項 1 ～ 5 のいずれかに記載の薄膜形成方法。

【請求項 7】 前記第 1 の塗布液および第 2 の塗布液が、フォトレジスト液であることを特徴とする請求項 1 ～ 6 のいずれかに記載の薄膜形成方法。

【請求項 8】 基板上に薄膜が形成された薄膜構造体の製造方法であって、請求項 1 ～ 6 のいずれかに記載の薄膜形成方法により前記薄膜を形成することを特徴とする薄膜構造体の製造方法。

【請求項 9】 層間絶縁膜を備えた半導体装置の製造方法であって、請求項 1 ～ 6 のいずれかに記載の薄膜形成方法により前記層間絶縁膜を形成することを特徴とする半導体装置の製造方法。

【請求項 10】 導電層をパターンニングしてなる配線を備えた半導体装置の製造方法であって、請求項 1 ～ 6 のいずれかに記載の薄膜形成方法により前記導電層を形成する工程と、該導電層をパターンニングする工程を有することを特徴とする半導体装置の製造方法。

【請求項 11】 フォトリソグラフィ工程を含む半導体装置の製造方法であって、該フォトリソグラフィ工程が、請求項 7 記載の薄膜形成方法によりフォトレジスト層を形成する工程を含むことを特徴とする半導体装置の

製造方法。

【請求項 12】 基板上に透明導電膜を有する電気光学装置を製造する方法であって、請求項 1 ～ 6 のいずれかに記載の薄膜形成方法により前記透明導電膜を形成することを特徴とする電気光学装置の製造方法。

【請求項 13】 層間絶縁膜を備えた電気光学装置の製造方法であって、請求項 1 ～ 6 のいずれかに記載の薄膜形成方法により前記層間絶縁膜を形成することを特徴とする電気光学装置の製造方法。

【請求項 14】 導電層をパターンニングしてなる配線を備えた電気光学装置の製造方法であって、請求項 1 ～ 6 のいずれかに記載の薄膜形成方法により前記導電層を形成する工程と、該導電層をパターンニングする工程を有することを特徴とする電気光学装置の製造方法。

【請求項 15】 フォトリソグラフィ工程を含む電気光学装置の製造方法であって、該フォトリソグラフィ工程が、請求項 7 記載の薄膜形成方法によりフォトレジスト層を形成する工程を含むことを特徴とする電気光学装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、インクジェット法を用いて基板上に薄膜を形成する方法、ならびにこれを用いた薄膜構造体の製造方法、半導体装置の製造方法、および電気光学装置の製造方法に関する。

【0002】

【従来の技術】 従来、薄膜を形成する際の塗布法として知られているスピンコート法は、塗布液を基板上に滴下した後に基板を回転させることにより、遠心力を利用して薄膜を形成する方法である。このスピンコート法は、例えばフォトリソグラフィ工程に用いられるフォトレジスト層の形成など、基板全面に薄膜を形成する方法として広く用いられている。

【0003】 ところで、上記スピンコート法は、供給された塗布液の大半が飛散してしまうため、多くの塗布液を供給する必要があると共に塗布液の無駄が多く、生産コストが高くなる不都合があった。また、基板を回転させるため、遠心力により塗布液が内側から外側へと流動し、外周領域の膜厚が内側よりも厚くなる傾向があり、膜厚が不均一になるという不都合があった。これらの対策のため、近年では、インクジェット装置を用いてフォトレジスト等の塗布液を塗布する方法が提案されている。

【0004】

【発明が解決しようとする課題】 インクジェット装置を用いて塗布する方法は、塗膜を形成しようとする領域にのみ塗布液を吐出する方法であるので、スピンコート法に比べて塗布液の無駄が少ないが、例えば図 8 (a) に示すように塗布液を均一に塗布しても、この塗膜 91 が自然乾燥または強制乾燥により乾燥する過程で、図 8

(b)に示すようにエッジ部90に大きな盛り上がりが生じてしまうので、面内における均一性が不十分になり易いという問題があった。これは塗膜91のエッジ部90は、それよりも内側の領域に比べて表面積が大きいので、表面張力により内側に縮まろうとする力がより強く働くため、また外周部からの溶媒気化が速いので、濃度分布が生じ溶質が外側に移動する作用が働くためと考えられる。また、塗膜91の輪郭に滲みが生じ易いという問題もあった。

【0005】本発明は前述の課題に鑑みてなされたもので、塗布液の無駄を低減させて生産コストの削減を図るとともに、薄膜の面内均一性の向上および薄膜の輪郭の鮮明性の向上を実現することができる薄膜形成方法、ならびに薄膜構造体の製造方法、半導体装置の製造方法、および電気光学装置の製造方法を提供することを目的とする。

【0006】

【課題を解決するための手段】本発明は、前記課題を解決するために以下の構成を採用した。すなわち、本発明の薄膜形成方法は、基板上に塗布液を塗布して薄膜を形成する方法であって、前記基板上の前記薄膜を形成する領域の輪郭部に、インクジェット法により第1の塗布液を吐出して土手部を形成する工程と、前記土手部で囲まれた池部（凹部）内に、前記第1の塗布液と略同一組成の膜構成成分を含有する第2の塗布液を、インクジェット法により吐出する工程を有することを特徴とする。

【0007】本発明の薄膜形成方法は、インクジェット法を用いるので、所定の部位に所定の塗布量で塗布液を塗布することができる。したがって、スピンコート法に比べて塗布液の無駄が格段に少なく、生産コストの削減を実現することができる。また、インクジェット法は、塗布領域や塗布順序を自在に設定することができるので、まず薄膜が形成される領域の輪郭部にのみ第1の塗布液を吐出して土手部を形成し、その後、該土手の内側の池部に第2の塗布液を吐出して塗膜を形成することが可能である。第1の塗布液と第2の塗布液とは略同一組成の膜構成成分を含有しているので、第1の塗布液からなる土手部と第2の塗布液からなる池部内の塗膜とは、容易に一体化し、全体として境界の無い均一な塗膜が形成される。

【0008】前記土手部は塗布領域の輪郭部にのみ設けられるので、その幅は比較的小さく、したがって土手部におけるエッジ部とその他の部分とでの表面張力の差は小さく抑えられる。このため、乾燥過程において、土手のエッジ部とその他の部分とで膜厚の差が生じ難く、高さ（膜厚）の均一性が良好な土手部が得られる。また、第1の塗布液からなる土手部は、第2の塗布液が塗布されるまでの間に経時変化を生じ、第2の塗布液が塗布されたときには半硬化状態または硬化状態となっている。したがって、第1の塗布液からなる土手部と第2

の塗布液からなる池部内の塗膜とで構成される薄膜全体のエッジ部となる土手部は、池部内の塗膜が乾燥、硬化する間も高さ（膜厚）の均一性が良好な状態が保たれる。また池部内の塗膜は表面状態がほぼ均一であるので、表面張力の差が生じ難い。したがって、池部内の塗膜が乾燥する過程で、部分的に塗膜が盛り上がるのが防止され、全体として面内均一性に優れた薄膜が得られる。

【0009】本発明の薄膜形成方法において、前記第2の塗布液の粘度が前記第1の塗布液の粘度以下であることが好ましい。本発明の薄膜形成方法においては、土手部を形成する第1の塗布液の粘度が高い方が、線幅が狭く、したがって膜厚の不均一性が生じ難い土手部を形成することができる。また、土手部の高さを高く形成するうえでも好ましい。また第1の塗布液における溶剤の含有量が少なく粘度が高い方が、より短時間で土手部が半硬化状態または硬化状態となるので好ましい。第2の塗布液は第1の塗布液と同等の粘度でもよいが、土手部に比べて広面積の池部に塗布されるので、粘度が低い方が塗布された面に沿って広がり易く、塗膜の均一性を向上させるうえで好ましい。また低粘度である方が、インクジェット装置における吐出不良も生じにくい。

【0010】本発明の薄膜形成方法において、前記第1の塗布液を吐出する前および／または前記第2の塗布液を吐出する前に、該塗布液が吐出される被吐出面に対して、表面改質処理を行うことが好ましい。被吐出面に対して表面改質処理を行って濡れ性を変化させることにより、被吐出面に対する塗布液の接触角を制御することができるので、塗膜の形状、膜厚、面内均一性等の制御が可能となり、塗膜の輪郭をより鮮明にすることができる。

【0011】本発明の薄膜形成方法において、前記第1の塗布液を吐出する前に、該第1の塗布液が吐出される被吐出面に対して、濡れ性を低下させる第1の表面改質処理を行うことが好ましい。かかる構成によれば、被吐出面に対する第1の塗布液の接触角が大きくなって、吐出された第1の塗布液が被吐出面に沿って広がり難くなる。したがって、幅が狭い土手部を形成することができ、土手の輪郭が鮮明になり滲みが防止される。また、土手部の高さを高く形成するうえでも好ましい。さらに、土手の外壁の立ち上がりが急峻になり、エッジ部においても高さの均一性が良好になる。

【0012】また本発明の薄膜形成方法において、前記第2の塗布液を吐出する前に、該第2の塗布液が吐出される被吐出面に対して、濡れ性を向上させる第2の表面改質処理を行うことが好ましい。かかる構成によれば、被吐出面に対する第2の塗布液の接触角が小さくなって、吐出された第2の塗布液が被吐出面に沿って広がり易くなるので、これにより第2の塗布液からなる池部内の塗膜の面内均一性を向上させることができる。

【0013】本発明の薄膜形成方法において、前記土手部の線幅が $500\mu\text{m}$ 以下であることが好ましい。土手部の線幅が $500\mu\text{m}$ 以下であれば、土手部におけるエッジ部とその他の部分とでの表面張力の差が十分に小さいので、乾燥過程で膜厚の差が生じ難く、高さの均一性が良好な土手部が得られる。

【0014】本発明の薄膜形成方法において、前記第1の塗布液および第2の塗布液として、フォトレジスト液を好ましく適用することができる。これにより、面内均一性が優れたフォトレジスト層を形成することができ、高い露光精度を得ることができる。また比較的高単価であるフォトレジスト液の無駄が少ないので、生産コストの削減を図ることができる。具体的には、半導体装置の製造工程におけるフォトリソグラフィ工程や、電気光学装置の製造工程におけるフォトリソグラフィ工程に、本発明の薄膜形成方法を好ましく適用することができる。

【0015】また本発明の薄膜形成方法は、各種分野における薄膜の形成に適用可能である。本発明の薄膜構造体の製造方法は、基板上に薄膜が形成された薄膜構造体の製造方法であって、本発明の薄膜形成方法により前記薄膜を形成することを特徴とする。かかる方法によれば、面内均一性に優れた薄膜を備えた薄膜構造体を得られるとともに、該薄膜を形成する塗布液の無駄を削減して生産コストの低減を図ることができる。具体的には、半導体装置の製造工程および電気光学装置の製造工程における層間絶縁膜を形成する工程、半導体装置の製造工程および電気光学装置の製造工程における配線形成のための導電層を形成する工程、電気光学装置の製造工程における透明導電膜を形成する工程に、本発明の薄膜形成工程を好ましく適用することができる。

【0016】

【発明の実施の形態】以下、本発明に係る第1実施形態を説明する。図1は、半導体装置の製造方法の一例として、シリコンゲートCMOSデバイスの製造工程の例を工程順に示したものである。この例の製造工程を概略説明すると、まず、図1(a)に示すように、n型基板1の表面を酸化処理して該基板表面の全面に酸化膜2を形成した後、第1のフォトリソグラフィ工程を経て、酸化膜2に、pウェル形成のための開口部2aを形成する。そして、この開口部2aを介してボロンイオン打ち込みを行ってpウェル3を形成した後、酸化膜2を除去する。次いで、図1(b)に示すように、シリコン酸化膜4およびシリコン窒化膜5を順に形成した後、第2のフォトリソグラフィ工程を経て、このシリコン酸化膜4およびシリコン窒化膜5をパターンニングして、フィールド領域形成用パターン6を形成する。

【0017】次いで、図1(c)に示すように、全面にフォトレジスト層7を形成した後、第3のフォトリソグラフィ工程を経て、このフォトレジスト層7をパターンニングして、pチャンネルカバール用パターン(レジストパ

ターン)7aを形成する。そして、ボロンイオン打ち込みを行ってチャンネルストップを形成した後、レジストパターン7aを除去する。次いで、図1(d)に示すように、フィールド酸化膜8を形成した後、シリコン酸化膜4およびシリコン窒化膜5を除去する。次いで、図1(e)に示すように、ゲート酸化膜9を形成した後、全面にフォトレジスト層10を形成し、第4のフォトリソグラフィ工程を経て、このフォトレジスト層10をパターンニングすることにより、Vthコントロール用パターン(レジストパターン)10aを形成する。そして、ボロンイオン打ち込みを行ってVthコントロールを形成した後、レジストパターン10aを除去する。この後、図1(f)に示すように、全面にポリシリコン層11を形成し、続いて全面にリン拡散を行った後、第5のフォトリソグラフィ工程を経て、ポリシリコン層11をパターンニングする。

【0018】次いで、図1(g)に示すように、全面にフォトレジスト層12を形成し、第6のフォトリソグラフィ工程を経て、このフォトレジスト層12をパターンニングすることにより、nチャンネルソース/ドレイン用開口部以外の領域を覆うレジストパターン12aを形成する。そして、ヒ素イオン打ち込みを行ってnチャンネルソース/ドレイン13を形成した後、レジストパターン12aを除去する。次いで、図1(h)に示すように、全面にフォトレジスト層14を形成し、第7のフォトリソグラフィ工程を経て、このフォトレジスト層14をパターンニングすることにより、pチャンネルソース/ドレイン用開口部以外の領域を覆うレジストパターン14aを形成する。そして、ボロンイオン打ち込みを行う。これにより図1(i)に示すように、pチャンネルソース/ドレイン15を形成し、この後レジストパターン14aを除去する。次いで、図1(j)に示すように、全面に層間絶縁膜16を形成し、リフローを行った後、第8のフォトリソグラフィ工程を経て層間絶縁膜16をパターンニングすることにより、pコンタクト開口部を形成する。次いで、図1(k)に示すように、全面に導電層17を形成した後、第9のフォトリソグラフィ工程を経て導電層を17をパターンニングして配線17aを形成する。この後、図示していないが、全面にパッシベーション膜を形成した後、第10のフォトリソグラフィ工程を経てパッシベーション膜にボンディング用開口部を形成する。

【0019】図2はレジストパターン7a, 10a, 12a, 14aを形成する工程を概略示した説明図である。本実施形態において、フォトレジスト層7, 10, 12, 14を形成する工程は、本発明の薄膜形成方法を用いて行われる。レジストパターン7a, 10a, 12a, 14aを形成するにはまず、図2に示すように、前工程を終えた基板S(以下、単に基板Sということもある)のほぼ全面上に、インクジェット法を用いた本発明の薄膜形成方法によりフォトレジスト液を塗布した後、

ベークリングを行って塗膜を硬化させることによりフォトレジスト層7(10, 12, 14)を形成する。そして、このフォトレジスト層7(10, 12, 14)に対して、所定形状の遮光部を有するフォトマスクを介して露光を行った後、現像することにより、所定形状のレジストパターン7a(10a, 12a, 14a)が得られる。

【0020】図3は、フォトレジスト液を塗布するのに好適に用いられるインクジェット装置の例を示した概略斜視図である。この例の装置100は、インクジェットヘッド群101、X方向駆動軸104、Y方向ガイド軸105、制御装置106、載置台107、クリーニング機構部108、基台109を備えている。載置台107は、Y方向ガイド軸105上を移動可能に構成されており、液体材料が付与される対象である基板Sを基準位置に固定する機構を備えている。インクジェットヘッド群101には、液体材料を載置台107上の基板Sに向かって吐出するノズル(吐出口)を備えたインクジェットヘッドが複数個設けられている。なお、本実施形態ではインクジェットヘッドを複数個設けたが、インクジェットヘッドを1個だけ設けてもよい。

【0021】X方向駆動軸104には、X方向駆動モータ102が接続されている。X方向駆動モータ102は、ステッピングモータ等であり、制御装置106からX軸方向の駆動信号が供給されるとX方向駆動軸104を回転させる。X方向駆動軸104が回転するとインクジェットヘッド群101がX軸方向に移動する。Y方向ガイド軸105は、基台109に対して動かないように固定されており、Y方向ガイド軸105上の載置台107はY方向駆動モータ103に接続されている。Y方向駆動モータ103は、ステッピングモータ等であり、制御装置106からY軸方向の駆動信号が供給されると、載置台107をY軸方向に移動させる。制御装置106は、インクジェットヘッド群101に設けられている各インクジェットヘッドに対してインク滴の吐出制御用の電圧を供給する。また、X方向駆動モータ102に対して、インクジェットヘッド群101のX軸方向の移動を制御するための駆動パルス信号(X軸方向の駆動信号)を供給するとともに、Y方向駆動モータ103に対して、載置台107のY軸方向の移動を制御するための駆動パルス信号(Y軸方向の駆動信号)を供給する。

【0022】クリーニング機構部108は、インクジェットヘッド群101をクリーニングする機構を備えている。クリーニング機構部108は、図示しない駆動モータに接続されており、この駆動モータの駆動により、Y方向ガイド軸105に沿って移動できるように構成されている。クリーニング機構部108の移動も制御装置106によって制御される。

【0023】かかる構成のインクジェット装置100を用いて、フォトレジスト液を塗布する工程について説明

する。まず、図4(a)に示すように、前工程を終えた基板Sに対して、インクジェット装置100により、第1のフォトレジスト液(塗布液)を吐出して土手部21を形成する。必要に応じて、その前に第1の表面改質処理を行うことが好ましい。

【0024】第1の表面改質処理としては、第1のフォトレジスト液が吐出される被吐出面の濡れ性が低下して、この被吐出面に対する第1のフォトレジスト液の接触角が大きくなるような処理を行う。具体的な方法としては、波長170~400nm程度の紫外線を照射する方法、オゾン雰囲気中に曝す方法、各種ガスを適宜用いた真空プラズマ照射を行う方法、各種ガスを適宜用いた常圧(大気圧)プラズマ照射を行う方法、例えばHMD S処理($(\text{CH}_3)_3\text{SiNHHSi}(\text{CH}_3)_3$ を蒸気状にして塗布する方法)などのカップリング剤を用いる処理方法、あるいは、例えば紫外線を照射しながらオゾン雰囲気中に曝すなど、複数の手法を組み合わせた方法等が挙げられる。これらの表面改質処理法において、どの処理法によって、どのような濡れ性の変化が生じるかは、処理が行われる被吐出面の物性、ここに吐出される第1のフォトレジスト液の物性、および両者の相性によって異なるので、被吐出面の状態や第1のフォトレジスト液の組成に応じて適宜の方法を選択する。

【0025】第1の表面改質処理は、前工程を終えた基板Sの表面のうち、少なくとも第1のフォトレジスト液が吐出される部分に行えばよいが、基板Sの全面に対して行ってもよい。また、第1の表面改質処理が施された被吐出面は、経時的に濡れ性が変化し得るので、第1のフォトレジスト液を吐出する直前に第1の表面改質処理を行うことが好ましい。ここで、被吐出面(固体)に対するフォトレジスト液(液体)の接触角とは、図5に示すように、固体と液体と蒸気の3者が接触する点において、液体表面の接線と固体表面とがなす角度 θ をいう。

【0026】第1のフォトレジスト液は、感光性樹脂からなるレジスト材料(膜構成成分)を適宜の溶剤で希釈して得られる。第1のフォトレジスト液の粘度が高い方が、幅が狭く、したがって膜厚の不均一性が生じ難い土手部を形成するうえで好ましいが、粘度が高すぎるとインクジェット装置からの吐出不良が生じ易くなる。したがって第1のフォトレジスト液の粘度は20cP以下とすることが好ましく、より好ましくは12cP~8cP程度とする。また第1のフォトレジスト液は、放置状態で半硬化状態または硬化状態になるまでの時間が短いことが好ましい。そのために、溶剤の配合割合を少なくしたり、速乾性の溶剤を用いることが好ましい。あるいは、雰囲気組成を変更することによっても溶剤が揮発する速さを制御することができる。

【0027】本実施形態において、第1のフォトレジスト液は、図4(a)に示すように、基板Sの外周に沿って、かつ外周部に若干の余白部22を残して略環状を描

くように吐出される。すなわち、本実施形態において、フォトレジスト層 7 (10, 12, 14) が形成される領域は、基板 S 上の、外周部の余白部 22 を除いた領域である。したがって、第 1 のフォトレジスト液はこのフォトレジスト層 7 (10, 12, 14) が形成される領域の輪郭部に略環状に塗布される。ここで輪郭部とは輪郭線上および輪郭線の内側の帯状部分を含む領域をいう。このように、基板 S の外周部に余白部 22 を設けることにより、基板 S の表面上に吐出された第 1 のフォトレジスト液が、基板 S の裏側に付着するのを防止することができ、この後の洗浄作業を簡単にすることができる。

【0028】第 1 のフォトレジスト液によって形成された略環状の土手部 21 の線幅 W (塗布直後の幅) は、大きすぎると土手部 21 の線幅方向における表面張力の差に起因して膜厚の不均一が生じ易くなるので、 $500\mu\text{m}$ 以下とすることが好ましい。一方、線幅 W が小さ過ぎるとインクジェット法による塗布が困難となるので、土手部 21 の線幅 W は $80\mu\text{m}$ 以上とすることが好ましい。また土手部 21 の高さ (塗布直後の高さ) は、ベーキング工程を経た後の高さが、基板 S 上に形成しようとするフォトレジスト層 7 (10, 12, 14) の硬化後の厚さと等しくなるように設定される。塗布時からベーキング後までの間に、土手部 21 が収縮する程度は、第 1 のフォトレジスト液の組成にもよるが、例えばフォトレジスト層 7 (10, 12, 14) の硬化後の厚さを $1\mu\text{m}$ と設定する場合には、塗布時の土手部 21 の高さを $2\sim 4\mu\text{m}$ 程度とすることが好ましい。また土手部 21 を所望の高さに形成するために、同じ部位に、第 1 のフォトレジスト液を複数回吐出して、重ね塗りをしてもよい。

【0029】このようにして土手部 21 を形成した後、図 4 (b) に示すように、インクジェット装置 100 により、土手部 21 で囲まれた池部 23 内に第 2 のフォトレジスト液 (塗布液) を吐出する。また、必要に応じて、その前に第 2 の表面改質処理を行うことが好ましい。

【0030】第 2 の表面改質処理としては、第 2 のフォトレジスト液が吐出される被吐出面の濡れ性が向上して、この被吐出面に対する第 2 のフォトレジスト液の接触角が小さくなるような処理を行う。ここで第 2 の表面改質処理を施す面は、少なくとも土手部 21 で囲まれた池部 23 の底面と、土手部 21 の内壁 21a と土手部 21 の上面 21b とを含むことが好ましい。第 2 の表面改質処理の具体的な方法は、上記第 1 の表面改質処理の方法と同様の手法を用いることができる。これらの表面改質処理法において、どの処理法によって、どのような濡れ性の変化が生じるかは、処理が行われる被吐出面の物性、ここに吐出される第 2 のフォトレジスト液の物性、および両者の相性によって異なるので、被吐出面の状態

や第 2 のフォトレジスト液の組成に応じて適宜の方法を選択する。また、第 2 の表面改質処理が施された被吐出面は、経時的に濡れ性が変化し得るので、第 2 のフォトレジスト液を吐出する直前に第 2 の表面改質処理を行うことが好ましい。

【0031】第 2 のフォトレジスト液は、その溶剤を除く膜構成成分が、第 1 のフォトレジスト液における膜構成成分と略同一組成となっており、両フォトレジスト液からなる塗膜が互いに分離せず容易に一体化されるように調製される。具体的には、第 1 のフォトレジスト液と同じ感光性樹脂からなるレジスト材料 (膜構成成分) を、適宜の溶剤で希釈して第 2 のフォトレジスト液を得ることができる。第 2 のフォトレジスト液の粘度は、第 1 のフォトレジスト液と同等でもよいが、粘度が低い方が、吐出後に池部 23 の底面に沿って広がり易いので、塗膜が平坦化され易くて塗布ムラが生じ難く、塗膜の均一性を向上させるうえで好ましい。また、第 2 のフォトレジスト液の粘度が低い方がインクジェット装置における吐出不良が生じ難いので好ましい。ただし、溶剤の配合量が多くなるほど、粘度は低下するが、ベーキング前後での膜の収縮が大きくなり、ベーキングに要する時間も長くなる。したがって、第 2 のフォトレジスト液の粘度は $8\text{cp}\sim 2\text{c}$ 程度が好ましく、より好ましくは $5\text{cp}\sim 3\text{cp}$ 程度とする。

【0032】本実施形態において、第 2 のフォトレジスト液の塗布は、第 1 のフォトレジスト液の塗布に用いたインクジェット装置 100 と同様の構成のインクジェット装置を用いて行うことができる。第 2 のフォトレジスト液は、池部 23 全部を満たすように吐出される。また、ベーキング工程を経て溶剤が除去されると塗膜が収縮するので、図 4 (b) に示すように、第 2 のフォトレジスト液の塗布直後において、池部 23 の外周部では土手部 21 と同じ厚さとなるように、かつ池部 23 の中央部は外周部よりも厚く盛り上がった状態となるように、塗布することが好ましい。池部 23 の中央での塗膜の高さ (塗布直後の高さ) は、第 2 のフォトレジスト液を塗布した時点からベーキング後までの間における、土手部 21 の収縮、および池部 23 内の塗膜の収縮を考慮して、ベーキング後に土手部 21 と池部 23 内の塗膜とが、均一な厚さの層を形成するように設定することが好ましい。例えばベーキング後のフォトレジスト層 7 (10, 12, 14) の高さを $1\mu\text{m}$ と設定する場合には、池部 23 の中央での塗膜の高さ (塗布直後の高さ) を $2\sim 4\mu\text{m}$ 程度とすることが好ましい。また池部 23 内の塗膜を所望の高さに形成するために、同じ部位に、第 2 のフォトレジスト液を複数回吐出して、重ね塗りをしてもよい。

【0033】また第 2 のフォトレジスト液を、インクジェット法により池部 23 内に塗布する際には、池部 23 の中央部から塗布し始め、外側へ向かって順次塗布する

ことが好ましい。このようにすれば、土手部 21 が形成されてから、この土手部 21 に第 2 のフォトレジスト液が接触するまでの時間が長くなり、第 2 のフォトレジスト液が接触するまでの間に、土手部 21 の硬化がより進むので好ましい。

【0034】このようにして、土手部 21 に囲まれた池部 23 内に第 2 のフォトレジスト液を塗布した後、適宜の手法によりベーキングを行うことにより、溶剤が除去されて塗膜が硬化し、基板 S のほぼ全面にフォトレジスト層 7 (10, 12, 14) が形成される。土手部 21 を形成する第 1 のフォトレジスト液と、池部 23 内の塗膜を形成する第 2 のフォトレジスト液とは、略同一組成のレジスト材料（膜構成成分）からなっているので、土手部 21 と池部 23 内の塗膜とは一体化し、境界の無い均一なフォトレジスト層 7 (10, 12, 14) が形成される。このフォトレジスト層 7 は、土手部 21 が半硬化または硬化した状態で、池部内 23 に塗膜が形成され、両者が一体化してなるものであるため、エッジ部の盛り上がりは極めて小さく、全体として厚さの面内均一性が良好な薄膜となっている。

【0035】本実施形態によれば、半導体装置の製造工程におけるフォトリソグラフィ工程において、基板 S のほぼ全面に面内均一性に優れたフォトレジスト層 7 (10, 12, 14) が形成される。このフォトレジスト層 7 (10, 12, 14) は、図 2 に示すように、次工程で露光されるが、面内均一性に優れているので高い露光精度が得られる。したがって、この露光後に現像を行って得られるレジストパターン 7a (10a, 12a, 14a) の形状精度が高く、半導体装置の形状精度を向上させることができる。またフォトレジスト液は比較的高単価であるが、これをインクジェット法を用いて塗布するので、フォトレジスト液の無駄を少なくすることができる。例えば、一般的にスピコート法で塗布を行うときの塗布液の利用効率は 5% 程度で、95% 程度は無駄になってしまうのに対して、本実施形態では、フォトレジスト液の利用効率は 80~90% 程度と格段に高く、生産コストの大幅な削減を図ることができる。

【0036】また本実施形態において、酸化膜 2 をパターンニングする第 1 のフォトリソグラフィ工程を、本発明の薄膜形成方法を用いて行うことができる。図 6 は酸化膜 2 をパターンニングする第 1 のフォトリソグラフィ工程を概略示した説明図である。すなわち、まず前工程を終えた基板 S、すなわち酸化膜 2 が形成された基板 S のほぼ全面に、インクジェット法によりフォトレジスト液（塗布液）を塗布する。このフォトレジスト液を塗布する工程は、前述の方法と同様に、土手部 21 形成した後、この土手部 21 に囲まれた池部 23 内に塗膜を形成する方法で行う。そして、ベーキングを行って塗膜を硬化させることによりフォトレジスト層（図示せず）を形成し、このフォトレジスト層に対して、所定形状の遮光

部を有するフォトマスクを介して露光を行った後、現像することにより、所定形状のレジストパターンを得る。ここまでは、前述のレジストパターン 7a (10a, 12a, 14a) を形成するのと同じ手順で行うことができる。この後、レジストパターンをキュアさせたものをエッチングマスクとしてレジストパターンの下層、すなわち酸化膜 2 のエッチングを行った後、レジストパターンを除去する。これによりパターンニングされた酸化膜 2 が得られる。

【0037】かかる方法を用いれば、酸化膜 2 をパターンニングする第 1 のフォトリソグラフィ工程において、基板 S のほぼ全面に面内均一性に優れたフォトレジスト層を形成することができ、これを露光した時には高い露光精度が得られる。したがって、露光後に現像を行って得られるレジストパターンの形状精度が高く、このレジストパターンをエッチングマスクとして酸化膜 2 をエッチングしたときに、良好なエッチング精度が得られる。また比較的高価なフォトレジスト液の無駄を少なくして、生産コストの削減に寄与することができる。

【0038】また、本実施形態において、前記酸化膜 2 をパターンニングする第 1 のフォトリソグラフィ工程だけでなく、シリコン酸化膜 4 およびシリコン窒化膜 5 をパターンニングする第 2 のフォトリソグラフィ工程、ポリシリコン層 11 をパターンニングする第 5 のフォトリソグラフィ工程、層間絶縁膜 16 をパターンニングする第 8 のフォトリソグラフィ工程、A1 スパッタ層 17 をパターンニングする第 9 のフォトリソグラフィ工程、およびパッシベーション膜をパターンニングする第 10 のフォトリソグラフィ工程についても同様に、図 6 に示した手順で、フォトレジスト層の形成に本発明の薄膜形成方法を用いて行うことができ、同様の作用効果が得られる。

【0039】また、本実施形態において、前工程を終えた基板 S 上のほぼ全面に層間絶縁膜 16 を形成する工程を、本発明の薄膜形成方法により行うことができる。すなわち、層間絶縁膜 16 を形成する材料として、塗布型の層間絶縁膜液体材料や多孔質層間絶縁膜液体材料などの液状材料を用い、前述のインクジェット装置 100 を用いてフォトレジスト液を塗布する方法と同様に、土手部 21 形成した後、この土手部 21 に囲まれた池部 23 内に塗膜を形成する方法で層間絶縁膜 16 を形成することができる。

【0040】かかる方法を用いれば、基板 S のほぼ全面に面内均一性に優れた層間絶縁膜 16 を形成することができるとともに、液体材料の無駄を少なくして、生産コストの削減に寄与することができる。

【0041】また、本実施形態において、前工程を終えた基板 S 上のほぼ全面に導電層 17 を形成する工程を、本発明の薄膜形成方法により行うことも可能である。すなわち、導電層 17 を形成する材料として、例えば ITO 膜形成用の液状材料を用い、前述のインクジェット装

置100を用いてフォトレジスト液を塗布する方法と同様に、土手部21を形成した後、この土手部21に囲まれた池部23内に塗膜を形成する方法で導電層17を形成することができる。そして、この導電層17を、第9のフォトリソグラフィ工程によりパターンニングして配線17aを形成する。

【0042】かかる方法を用いれば、基板Sのほぼ全面に面内均一性に優れた導電層17を形成することができ、面内均一性に優れた配線17aが得られる。また、液体材料の無駄が少ないので、生産コストの削減に寄与することができる。

【0043】なお、本実施形態では、半導体装置の製造方法の例として、シリコンゲートCMOSデバイスの製造工程の例を挙げて説明したが、この例に限らず、例えばシリコンゲートnMOSデバイスの製造工程や、pn接合分離型バイポーラデバイスの製造工程においても、同様に、フォトレジスト層の形成や、層間絶縁膜の形成や、導電層の形成を、本発明の薄膜形成方法を用いて行うことができる。

【0044】次に、本発明に係る第2実施形態として、電気光学装置の製造方法について説明する。図7は、ガラス基板上にTFT（Thin Film Transistor、薄膜トランジスタ）が形成されたTFTアレイ基板51の製造工程の一例を工程順に示したものである。本実施形態のTFT基板51は、スイッチング素子を備えた透明基板として、液晶表示装置、有機ELディスプレイ、フィールドエミッションディスプレイなど各種の電気光学装置の構成部品として用いられるものである。

【0045】図中符号31はガラス基板を示す。この例の製造工程を概略説明すると、まずガラス基板31に対して、研磨工程32、続いて初期洗浄工程33を施した後、第1のITO(indium tin oxide、インジウムスズ酸化物)膜形成工程34を行う。そして第1のフォトリソグラフィ工程35により第1のITO膜をパターンニングする。次いで、層間絶縁膜形成工程36を行い、続いてゲート膜形成工程37を行った後、第2のフォトリソグラフィ工程38によりゲート膜をパターンニングする。次いで、第2のITO膜形成工程39を行った後、第3のフォトリソグラフィ工程40により第2のITO膜をパターンニングする。

【0046】次いで、ゲート絶縁膜形成工程41を行った後、第4のフォトリソグラフィ工程42によりゲート絶縁膜をパターンニングする。次いで、i形アモルファスシリコン膜(i-a-Si膜)形成工程43を行った後、第5のフォトリソグラフィ工程44によりi-a-Si膜をパターンニングする。次いで、エッチングストップ膜形成工程45を行った後、第6のフォトリソグラフィ工程46によりエッチングストップ膜をパターンニングする。次いで、n形アモルファスシリコン膜(n-a-Si膜)形成工程47を行った後、第7のフォトリソ

グラフィ工程48によりn⁺a-Si膜をパターンニングする。次いで、ソース・ドレイン電極層形成工程49を行った後、第8のフォトリソグラフィ工程50によりソース・ドレイン電極層をパターンニングして、TFTアレイ基板（逆スタガ型）51が得られる。

【0047】本実施形態において、第1のフォトリソグラフィ工程35により第1のITO膜をパターンニングする工程は、前述の図6に示す手順で、フォトレジスト層の形成に本発明の薄膜形成方法を用いて行う。すなわち、まず第1のITO膜形成工程34を終えた基板Sのほぼ全面上に、インクジェット法によりフォトレジスト液を塗布する。このフォトレジスト液を塗布する工程は、前述の方法と同様に、まず第1のフォトレジスト液で土手部21形成した後、この土手部21に囲まれた池部23内に第2のフォトレジスト液で塗膜を形成する方法で行う。そして、ベーキングを行って塗膜を硬化させることによりフォトレジスト層を形成し、このフォトレジスト層に対して、所定形状の遮光部を有するフォトマスクを介して露光を行った後、現像することにより、所定形状のレジストパターンを得る。この後、レジストパターンをキュアさせたものをエッチングマスクとして第1のITO膜のエッチングを行った後、レジストパターンを除去する。これによりパターンニングされたITO膜が得られる。

【0048】また、本実施形態において、前記第1のフォトリソグラフィ工程35だけでなく、第2～第8のフォトリソグラフィ工程38、40、42、44、46、48、50についても同様に、前述の図6に示す手順で、フォトレジスト層の形成に本発明の薄膜形成方法を用いて行う。

【0049】本実施形態によれば、第1～第8のフォトリソグラフィ工程35、38、40、42、44、46、48、50において、基板Sのほぼ全面に、面内均一性に優れたフォトレジスト層を形成することができ、これを露光した時には高い露光精度が得られる。したがって、露光後に現像を行って得られるレジストパターンの形状精度が高く、このレジストパターンをエッチングマスクとしてエッチングを行うことにより、良好なエッチング精度が得られる。また比較的高価なフォトレジスト液の無駄を少なくして、生産コストの削減に寄与することができる。

【0050】なお本実施形態では、電気光学装置を構成するTFT基板の製造工程の例を挙げたが、これに限らず、各種の電気光学装置の製造方法において、フォトリソグラフィ工程を行うためにフォトレジスト液を塗布する際には、同様にして、本発明の薄膜形成方法を用いることができ、これによりフォトレジスト液の無駄を削減できるとともに、面内均一性が良好なフォトレジスト層が得られる。例えば、単純マトリクス型液晶表示装置や、セグメント型液晶表示装置の電極を形成するための

フォトリソグラフィ工程において、フォトレジスト液を塗布する際に、本発明の薄膜形成方法を用いることができる。

【0051】また、フォトリソグラフィ工程に限らず、液体材料を用いた各種薄膜の形成工程において、本発明の薄膜形成方法を用いることができる。例えば液晶表示装置等の電気光学装置において、液体材料を用いて透明導電膜を形成する工程、層間絶縁膜を形成する工程、導電層を形成する工程、配向膜を形成する工程、平坦化膜を形成する工程、保護膜を形成する工程等に本発明の薄膜形成方法を用いることができる。

【0052】また、本発明の薄膜形成方法は、インクジェットにより塗布を行うものであるため、必ずしも基板全面に塗布を行う必要はなく、任意の平面形状の薄膜を形成することができる。したがって、基板のほぼ全面に薄膜を形成する工程に限らず、任意の形状の薄膜を形成する工程に用いることができる。

【0053】

【発明の効果】以上、詳細に説明したように、本発明の薄膜形成方法は、まず、基板上的の薄膜を形成する領域の輪郭部に、インクジェット法により第1の塗布液を吐出して比較的幅が狭い土手部を形成するので、表面状態の均一性が良好で輪郭が鮮明な土手部を形成することができる。そして、この土手部で囲まれた池部内に、第2の塗布液をインクジェット法により吐出して塗膜を形成するので、池部内の塗膜における表面状態がほぼ均一になり、表面張力の差に起因した盛り上がりが生じ難い。また、第1の塗布液と第2の塗布液とは略同一組成の膜構成成分を含有しているため、硬化後には両者が一体化して面内均一性に優れ、輪郭が鮮明な薄膜が得られる。またインクジェット法を用いるため、所定の部位に所定の塗布量で塗布液を塗布することができ、したがって、スピンコート法に比べて塗布液の無駄が格段に少なく、生産コストの削減を実現することができる。

【0054】本発明の薄膜構造体の製造方法は、基板上に薄膜が形成された薄膜構造体の製造方法であって、本発明の薄膜形成方法により前記薄膜を形成することを特徴とする。したがって、面内均一性に優れた薄膜を備えた薄膜構造体を得られるとともに、薄膜を形成するための塗布液の無駄を少なくして、生産コストの削減に寄与することができる。

【0055】本発明の半導体装置の製造方法は、層間絶縁膜を備えた半導体装置の製造方法であって、本発明の薄膜形成方法により前記層間絶縁膜を形成することを特徴とする。したがって、面内均一性に優れた層間絶縁膜を備えた半導体装置が得られるとともに、層間絶縁膜を形成するための塗布液の無駄を少なくして、生産コストの削減に寄与することができる。また、本発明の半導体装置の製造方法は、導電層をパターンニングしてなる配線を備えた半導体装置の製造方法であって、本発明の薄膜

形成方法により前記導電層を形成する工程と、該導電層をパターンニングする工程を有することを特徴とする。したがって、面内均一性に優れた配線を備えた半導体装置が得られるとともに、導電膜を形成するための塗布液の無駄を少なくして、生産コストの削減に寄与することができる。また、本発明の半導体装置の製造方法は、フォトリソグラフィ工程を含む半導体装置の製造方法であって、該フォトリソグラフィ工程が、本発明の薄膜形成方法によりフォトレジスト層を形成する工程を含むことを特徴とする。したがって面内均一性に優れたフォトレジスト層を形成することができ、高い露光精度を得ることができる。また比較的高単価であるフォトレジスト液の無駄を少なくして生産コストの削減に寄与することができる。

【0056】本発明の電気光学装置の製造方法は、基板上に透明導電膜を有する電気光学装置を製造する方法であって、本発明の薄膜形成方法により前記透明導電膜を形成することを特徴とする。したがって、面内均一性に優れた透明導電膜を備えた電気光学装置が得られるとともに、透明導電膜を形成するための塗布液の無駄を少なくして、生産コストの削減に寄与することができる。また本発明の電気光学装置の製造方法は、フォトリソグラフィ工程を含む電気光学装置の製造方法であって、該フォトリソグラフィ工程が、請求項7記載の薄膜形成方法によりフォトレジスト層を形成する工程を含むことを特徴とする。したがって面内均一性に優れたフォトレジスト層を形成することができ、高い露光精度を得ることができる。また比較的高単価であるフォトレジスト液の無駄を少なくして生産コストの削減に寄与することができる。

【図面の簡単な説明】

【図1】 本発明に係る第1実施形態を示すもので、半導体装置の製造工程の例を工程順に示す図である。

【図2】 本発明に係る第1実施形態における、レジストパターンを形成する工程の例を工程順に示す図である。

【図3】 本発明において好適に用いられるインクジェットヘッドの例を示す概略斜視図である。

【図4】 本発明に係る第1実施形態における、レジスト層形成する工程を示したもので、(a)は土手部形成工程を示す平面図、(b)は池部内に塗膜を形成する工程を示す断面図である。

【図5】 接触角を説明するための図である。

【図6】 本発明に係る第1実施形態における、フォトリソグラフィ工程の例を工程順に示す図である。

【図7】 本発明に係る第2実施形態を示すもので、電気光学装置を構成するTFT基板の製造工程の例を工程順に示す図である。

【図8】 従来の薄膜形成方法の例を示すもので、(a)は乾燥前の薄膜の断面図、(b)は乾燥後の薄膜

の断面図である。

【符号の説明】

7, 10, 12, 14 フォトリソスト層

16 層間絶縁膜

17 導電層

17a 配線

21 土手部

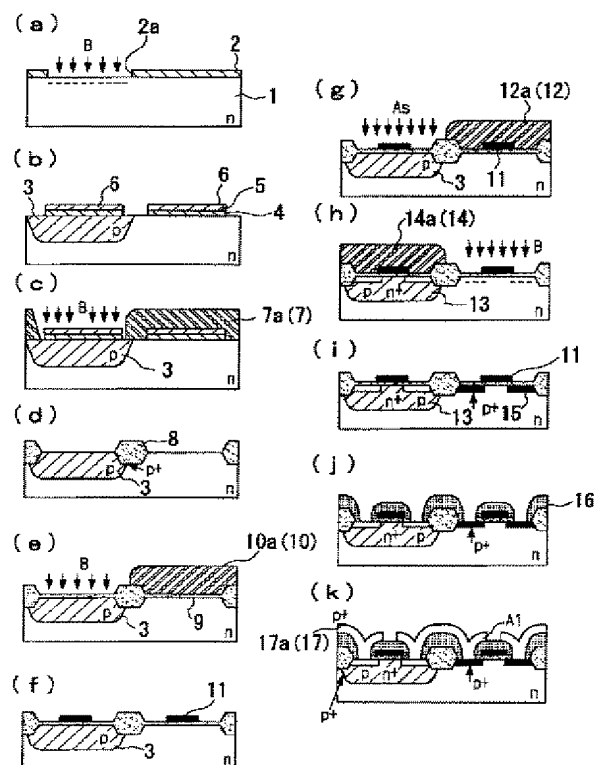
23 池部

51 TFTアレイ基板

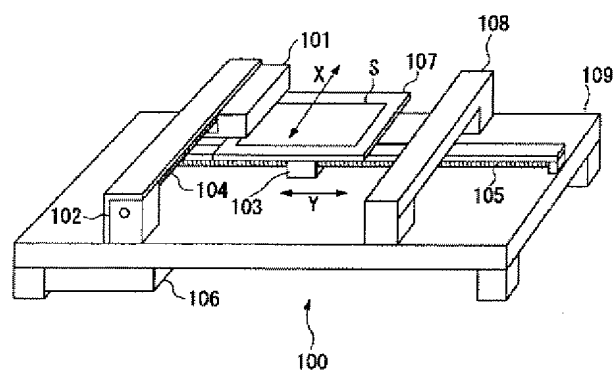
S 基板（前工程を終えた基板）

100 インクジェット装置

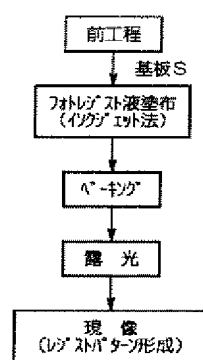
【図1】



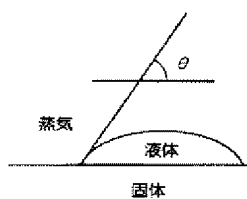
【図3】



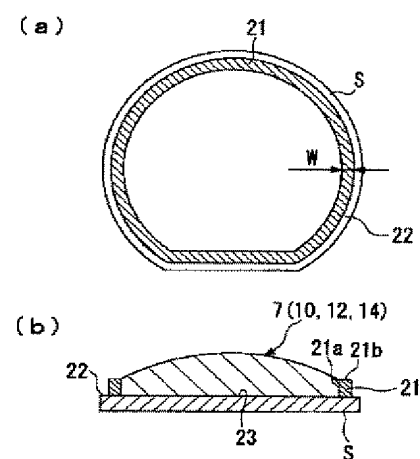
【図2】



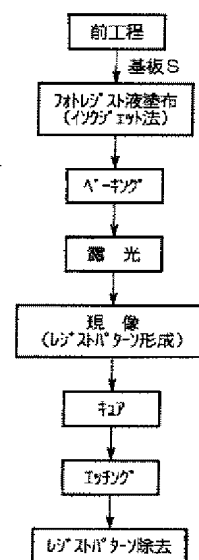
【図5】



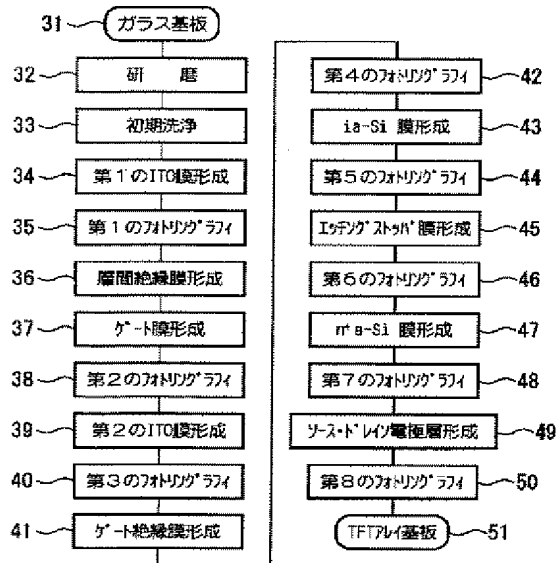
【図4】



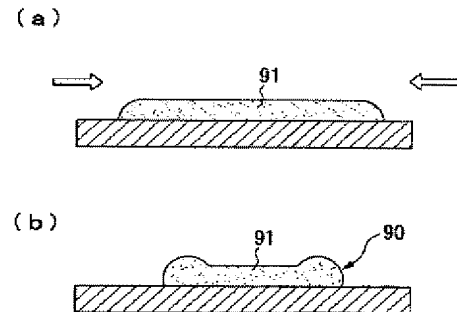
【図6】



【図7】



【図8】



フロントページの続き

Fターム(参考) 2H025 AB16 AB17 EA04
 4D075 AC07 AC08 BB61X CA47
 DA06 DA31 DB13 DB31 DC24
 EA07 EA21 EA45 EB52
 4M104 DD51 DD77
 5F033 PP26 SS21
 5F046 JA02 JA27